

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-275663

(43)Date of publication of application : 06.10.2000

(51)Int.Cl.

G02F 1/1343

G02F 1/136

G09F 9/30

(21)Application number : 11-083689

(71)Applicant : HITACHI LTD

(22)Date of filing : 26.03.1999

(72)Inventor : KANEKO TOSHITERU

ONO KIKUO

IKEDA HAJIME

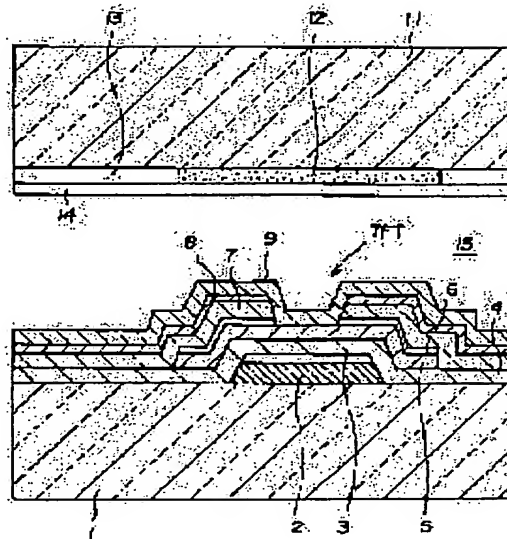
TERAKADO MASAMICHI

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent defects such as cutting in wires, to significantly improve the resistance of terminals against electrolytic corrosion and to obtain a low-cost display device of high reliability, without display defects by forming a laminar structure of a metal film coated with an amorphous oxide conductive film for various kinds of wirings and electrodes of a liquid crystal panel and in-batch patterning the layers in one process with the identical etchant to form wirings and electrodes.

SOLUTION: A thin film for a metal wiring 2, consisting of Cr or Mo alloy (Cr-Mo), Cr-W or the like, is formed by sputtering at 120°C film forming temp. on an active matrix substrate 1. Then an indium-tin oxide film 3 is formed continuously also at 120°C film forming temp., to form a metal film having a multilayered structure. Then the obtd. metal film is exposed to light by using a photomask, having a gate wiring pattern and etched in an etchant of a cerium (II) nitrate ammonium aq. soln., to form the gate wiring. At a same time, a counter electrode wiring is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other
than the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-275663
(P2000-275663A)

(43) 公開日 平成12年10月6日 (2000.10.6)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 2
	1/136	1/136	5 0 0 5 C 0 9 4
G 0 9 F 9/30	3 3 1	G 0 9 F 9/30	3 3 1

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平11-83689

(22) 出願日 平成11年3月26日 (1999.3.26)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 金子 寿輝

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者 小野 記久雄

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74) 代理人 100078134

弁理士 武 顕次郎

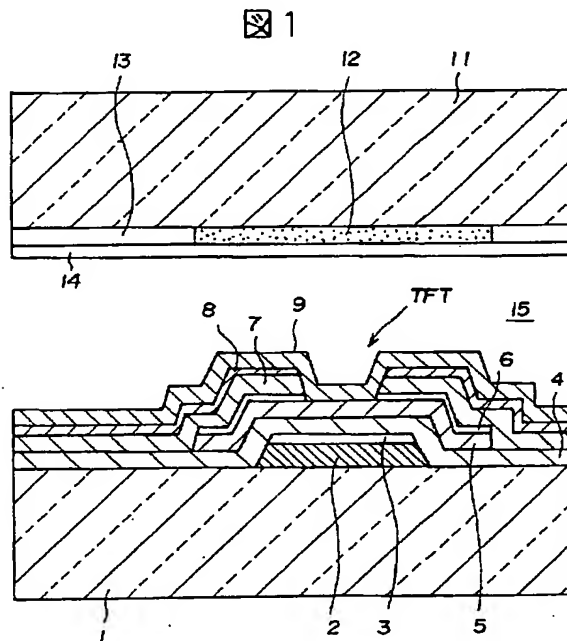
最終頁に続く

(54) 【発明の名称】 液晶表示装置とその製造方法

(57) 【要約】

【課題】 信号配線や電極のパターニング工程を簡略化し、端子部での電蝕等を防止して信頼性を高めた液晶表示装置を提供する。

【解決手段】 基板1に電極および/または信号配線を形成する際に、基板1上に成膜したクロム等の金属膜2上にエッチングレートが大なるアモルファスの酸化導電膜3を積層し、一回のフォトリソグラフィ処理で一括してエッチング加工する。



【特許請求の範囲】

【請求項1】金属膜上にエッチングレートが大なるアモルファスの酸化導電膜を配した積層構造からなる電極および／または信号配線を具備することを特徴とする液晶表示装置。

【請求項2】走査信号配線を通して走査信号を印加するゲート電極、映像信号配線を通して映像信号を印加するドレイン電極、ソース電極を有する薄膜トランジスタ、および対向電極を形成した一方の基板と、少なくともカラーフィルタを有する他方の基板とからなり、前記一方の基板と他方の基板の間に液晶層を封入した液晶表示装置であって、

前記走査信号配線、映像信号配線、ゲート電極、ドレイン電極、ソース電極、対向電極の全部または一部を、エッチングレートの大なるアモルファスの酸化導電膜を金属膜の上層に配した積層構造で形成したことを特徴とする液晶表示装置。

【請求項3】前記金属膜が腐食電位の異なる2種の材料の積層からなることを特徴とする請求項1または2に記載の液晶表示装置。

【請求項4】エッチング液中で金属膜より低い腐食電位を有するアモルファスの酸化導電膜を金属膜の上層に配した積層構造薄膜を成膜し、この積層構造薄膜を一度のエッチング処理工程で所要の電極パターンおよび／または信号配線パターンを形成することを特徴とする液晶表示装置の製造方法。

【請求項5】前記積層構造の金属膜がクロムまたはクロム-モリブデン合金であり、酸化導電膜がインジウム亜鉛オキサイドであることを特徴とする請求項4に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置とその製造方法に係り、特に薄膜トランジスタ等の能動素子を有するアクティブマトリクス型の液晶表示装置とその製造方法に関する。

【0002】

【従来の技術】液晶表示装置は、基本的には少なくとも一方が透明なガラス等からなる二枚の基板の間に液晶層を挟持した液晶パネルを用い、二枚の基板のそれぞれに形成した画素形成用の電極に選択的に電圧を印加して所定画素の点灯と消灯を行う型式（所謂、単純マトリクス型）と、上記の種電極に画素選択用の能動素子（スイッチング素子）を配置した液晶パネルを形成してこの能動素子を選択することにより所定画素の点灯と消灯を行う型式（例えば、薄膜トランジスタ（TFT）を能動素子として用いるアクティブマトリクス型）とに大別される。

【0003】特に、後者のアクティブマトリクス型の液晶表示装置は、コントラスト性能、高速表示性能等から

液晶表示装置の主流となっている。

【0004】このアクティブマトリクス型液晶表示装置には、一方の基板に形成した電極と他方の基板に形成した電極との間に液晶層の配向方向を変えるための電界を印加する縦電界方式と、一方の基板にのみ形成した電極間に液晶層の配向方向を変化させる電界を基板と平行な方向で形成させる横電界方式（IPS：In-Plane Switching Mode）とがある。

【0005】これらの液晶表示装置では、その液晶パネルの各電極に走査信号や映像信号を供給するための信号配線が液晶パネルの表示領域からその端縁の端子部まで形成されている。

【0006】各配線の端子部における駆動回路チップ（駆動IC）、あるいは駆動ICを搭載したフレキシブルプリント基板を接続する接続部は、接触抵抗の増加などの不具合が生じないように、酸化物の導電膜で被覆してある。

【0007】この酸化物の導電膜として、縦電界方式の液晶表示装置では、酸化物透明導電膜を用いており、この酸化物透明導電膜で端子部を被覆している。

【0008】しかし、横電界方式の液晶表示装置では、基板に平行に形成した電極間（画素電極と対向電極の間）で電界を形成して液晶層の配向方向を変化させるものであるため、透明電極は不要である。

【0009】一方では、端子部の信頼性を確保するため、すなわち、通電により配線や電極の形成材料が酸化して腐食または溶解する電蝕を防止するために、端子部を化学的に安定な酸化物である透明導電膜で被覆している。

【0010】なお、この種の横電界方式の液晶表示装置を開示したものとしては、例えば特公昭63-21907号公報、米国特許第4345249明細書などを挙げることができる。

【0011】

【発明が解決しようとする課題】上記したように、横電界方式の液晶表示装置では、画素領域に透明導電膜を形成することが不要であるにも係わらず、端子部ではその接続安定性を確保するために酸化物からなる透明導電膜が必要とされることから、表示領域と端子部全ての信号配線および各電極を金属膜の上層に透明導電膜を被覆した構造とせざるを得ず、フォトリソグラフィによるエッチング加工（ウエットエッチング）の工程数を削減する上で問題となっていた。

【0012】端子部の金属膜のバタニング加工に加えて、酸化物の透明導電膜のバタニングのためにさらに1回のフォトリソグラフィ工程とエッチング工程を要し、端子部のバタニング加工のために最低でも2回のフォトリソグラフィ工程が必要であった。

【0013】本発明の目的は、上記従来技術の問題点を解消し、横電界方式の液晶表示装置における信号配線や

電極のバターンニング工程を簡略化すると共に、端子部での電蝕等を防止して信頼性を高めた液晶表示装置とその製造方法を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するために、本発明は、異種金属間の腐食電位差による腐食速度（エッチングレート）の相違を利用してバターンニングして形成した信号配線と各種電極を具備する横電界方式の液晶表示装置を得る点に特徴を有する。

【0015】本発明の代表的な構成を記述するれば、下記のとおりである。すなわち、

（1）金属膜上にエッチングレートが大なるアモルファスの酸化導電膜を配した積層構造からなる電極および／または信号配線を形成する。

【0016】（2）走査信号配線を通して走査信号を印加するゲート電極、映像信号配線を通して映像信号を印加するドレイン電極、ソース電極を有する薄膜トランジスタ、および対向電極を形成した一方の基板と、少なくともカラーフィルタを有する他方の基板とからなり、前記一方の基板と他方の基板の間に液晶層を封入した液晶表示装置であって、前記走査信号配線、映像信号配線、ゲート電極、ドレイン電極、ソース電極、対向電極の全部または一部を、エッチングレートの大なるアモルファスの酸化導電膜を金属膜の上層に配した積層構造で形成した。

【0017】（3）（1）または（2）における前記金属膜が腐食電位の異なる2種の材料の積層から構成した。

【0018】（4）そして、上記の信号配線および／または各種電極を、エッチング液中で金属膜より低い腐食電位を有するアモルファスの酸化導電膜を金属膜の上層に配した積層構造薄膜を成膜し、この積層構造薄膜を一度のフォトリソグラフィによるエッチング処理工程で所要のバターンニング加工を施す。

【0019】（5）（4）における前記積層構造の金属膜がクロムまたはクロム-モリブデン合金であり、酸化導電膜がインジウム-錫-オキサイドであることを特徴とする。

【0020】（6）なお、上記のアモルファスの酸化導電膜の材料として、インジウム（In）、亜鉛（Zn）の酸化物を用いる。

【0021】（そして、上記金属膜の材料として、クロム（Cr）、クロム-モリブデン（Cr-Mo）、クロム-タングステン（Cr-W）などが使用できる。

【0022】上記の構成により、本発明の目的が達成される理由は次のとおりである。すなわち、横電界方式の液晶表示装置を構成するアクティブマトリクス型液晶パネルを作成する際、2枚の基板の一方にゲート配線（走査信号配線）、ドレイン配線（映像信号配線）、ソース

電極（ソース電極は画素電極に接続するが、ここでは、画素電極も含めてソース電極と言う）、対向電極（コモン電極とも言う）を形成する。

【0023】これらの配線あるいは電極を1層または2層の金属膜の上層に金属酸化物膜を積層した多層構造で形成する。この多層構造を構成する金属酸化物膜は配線の端子部において当該端子の酸化によるプリント基板の配線や駆動ICと配線との接続の信頼性を確保する。これにより、端子部の保護のためだけにフォトリソグラフィ工程を増加させる必要がなくなる。

【0024】さらに、この酸化物導電膜をアモルファス状態の酸化膜とすることで、下層の金属膜との同一のエッチングで加工することが可能となる。結晶状態の酸化物は金属配線用の強酸性エッチャント（エッチング液）では極めてエッチングされ難いため、通常は別のエッチャントを用いたエッチング処理が必要になる。

【0025】結晶状態の酸化膜はエッチャント中での腐食電位が高く、したがって、金属配線用のエッチャント中ではほとんどエッチングされないためである。しかし、アモルファス状態の酸化膜は金属配線用のエッチャント中でもその腐食電位が低く、金属膜と同等である。

【0026】そのため、エッチャント、金属膜、および酸化膜の各々の組成を最適化することで、同一のエッチャントを用いて金属膜と酸化膜の両者を同時にエッチング加工することが可能となる。

【0027】上記各々の組成の組合せの最適材料としては、例えばエッチャントとして硝酸第2セリウムアンモニウム水溶液を主成分とするエッチャント、りん酸、硝酸、酢酸を主成分とするエッチャントである。

【0028】また、金属膜としては、純クロム（Cr）およびその合金、モリブデン（Mo）およびその合金、またはこれらの積層膜である。

【0029】そして、酸化膜すなわち酸化物導電膜としては、インジウム（In）と亜鉛（Zn）および酸素（O）からなる酸化物である。特に、In-Zn-O膜はクロム（Cr）膜またはモリブデン（Mo）膜の形成時とほぼ同様の高い基板温度においてもアモルファス構造を維持し、しかも成膜温度が高いために、金属膜との密着性が確保できるという特徴を有する。

【0030】酸化物導電膜と金属膜との積層配線をウェットエッチングする際、同一のエッチャントでエッチングできるだけでなく、各々のエッチングレートを調整することで配線の端面形状を順テーパ状に加工することができる。

【0031】配線端面を順テーパ状に加工することで、その上部に被覆する膜のカバレッジを改善することができる。すなわち、最下部のゲート配線および対向配線をテーパ加工することで、ゲート絶縁膜、a-Si膜（半導体層）、ドレイン配線、およびソース配線（電極）の形状も同様に順テーパ状に加工され、最上層のバッシベ

ーション膜（PAS膜）のカバレッジを改善し、PAS膜のカバレッジ不良による配線腐食を防止できる。

【0032】さらに、全ての配線の最上部が酸化物で覆われていることから、フォトリソグラフィ工程での感光レジストと配線膜との密着性を金属膜のみの場合に比較して大幅に向上させることができるという利点もある。

【0033】なお、本発明は、上記の構成とその説明に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能であることは言うまでもない。

【0034】

【発明の実施の形態】以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。

【0035】〔実施例1〕図1は本発明による液晶表示装置の第一実施例を説明する要部の模式断面図である。また、図2は本発明による液晶表示装置の第一実施例を説明するアクティブマトリクス基板上に形成した一画素部分の模式平面図である。

【0036】この液晶表示装置は、一方の基板であるアクティブマトリクス基板1と他方の基板であるカラーフィルタ基板11の間に液晶層15を挟持してなる。アクティブマトリクス基板1の内面には金属膜2とアモルファスの酸化導電膜3の多層構造からなるゲート配線（電極）、絶縁膜である窒化シリコン膜4、 $i-a-Si$ 膜5と $n+a-Si$ 膜6の多層構造の半導体膜、ソース配線（電極）とドレイン配線（電極）の配線用の金属膜7、ソース配線（電極）とドレイン配線（電極）の配線用のアモルファスの導電膜8、パッシベーション膜（PAS膜）9が形成されている。

【0037】一方、カラーフィルタ基板11の内面には、ブラックマトリクス12で区画された複数色のカラーフィルタ13が成膜され、その上層に保護膜14が被覆されている。なお、この保護膜14とアクティブマトリクス基板側のパッシベーション膜（PAS膜）9と液晶層15の界面には液晶層を構成する液晶組成物の配向方向を規制する配向膜が塗布されているが、図示は省略してある。

【0038】アクティブマトリクス基板1上にクロム（Cr）またはクロムとモリブデン（Mo）合金（Cr-Mo）、あるいはクロムとタングステン（W）合金（Cr-W）等からなる金属配線2用の薄膜を成膜温度120°Cでスパッタリング法で成膜する。続いて、インジウム（In）-錫（Zn）-酸素（O）膜3（IZO膜）を同様に成膜温度120°Cで連続成膜して多層構造の金属膜を形成する。

【0039】この際、In-Zn-O膜3は成膜時の基板温度を室温より上げてても結晶化は起こらず、アモルファス状態を維持する。

【0040】次に、この金属膜をゲート配線パターンのフォトリソマスクを用いて露光した後、硝酸第2セリウムア

ンモニウム水溶液のエッチャントでエッチングしてゲート配線21を形成する。また、このゲート配線と同時に、横電界方式の画素を形成する他方の電極である対向電極配線22を形成する。

【0041】なお、図2において、符号23は薄膜トランジスタTFTを構成する $a-Si$ の島、24はソース電極（このソース電極は一画素中で櫛形形状の画素電極を構成する）、25はドレイン配線（電極）である。

【0042】この横電界方式では、薄膜トランジスタTFTのソース電極24で構成される櫛形の画素電極24と対向電極配線22の間に電界を形成して液晶層の配向を制御することにより、画素のオン、オフを行う。

【0043】図3はエッチャント中での電極形成材料の腐食電位の説明図である。同図は、エッチャントとして硝酸第2セリウムアンモニウム水溶液を用いた場合で、このエッチャント中での結晶性導電膜、アモルファス導電膜（ITO、IZO）、クロム（Cr）、クロム-モリブデン合金（Cr-Mo）の各腐食電位を示す。

【0044】図示されたように、結晶性導電膜に比較してアモルファス導電膜の腐食電位は低く、金属材料であるクロム（Cr）、クロム-モリブデン合金（Cr-Mo）よりも若干低い。したがって、クロム（Cr）やクロム-モリブデン合金（Cr-Mo）用のエッチャント液中では結晶性導電膜はエッチングされないため、この結晶性導電膜を金属（Cr、Cr-Mo）上に積層した多層構造の膜をエッチングする場合は、金属用とは別のエッチャントを用いたエッチング工程が必要になる。

【0045】これに対し、アモルファス導電膜は金属（Cr、Cr-Mo）用のエッチャントを用いて一回のエッチングで一括加工することができる。

【0046】さらに、図3に示したように、クロム（Cr）やクロム-モリブデン合金（Cr-Mo）に対してアモルファス導電膜の腐食電位は若干低いため、これらの金属薄膜よりも早くエッチングが進行する。その結果、図1に示したように、積層構造のゲート配線（電極）は順テーパー形状に加工できる。

【0047】ゲート配線（電極）のエッチング処理後、レジストを剥離し、プラズマCVD法で SiN 膜4、 $i-a-Si$ 膜5、 $n+a-Si$ 膜6を連続成膜する。そして、図2に示した $a-Si$ の島23を加工するため、ゲート配線（電極）のパターニング工程と同様にレジストを形成し、ドライエッチング法を用いて $i-a-Si$ 膜5、 $n+a-Si$ 膜6をエッチングする。

【0048】 $a-Si$ 島の加工用レジストを剥離後、ソース配線（電極）およびドレイン配線（電極）として、ゲート配線（電極）と同様の構造であるCr膜とCr-Mo膜、アモルファス導電膜としてIn-Zn-O膜を連続成膜し、積層構造の薄膜を形成する。

【0049】成膜した積層構造の薄膜を、フォトリソグラフィ工程でソース配線（電極）24とドレイン配線

(電極)25を同時に形成する。ゲート配線(電極)と同様に、硝酸セリウムアンモニウムを主成分とする水溶液(エッチャント)を用いて、上記の積層構造の薄膜を一括エッチングする。

【0050】そして、ソース配線(電極)24とドレイン配線(電極)25のパターンをマスクとしてチャンネル部の $n+a-Si$ 膜6をドライエッチング法を用いてエッチングする。その後、CVD法にてパッシベーション膜として SiN 膜9を成膜する。

【0051】以上の方法を用いることにより、横電界方式の液晶表示装置のアクティブマトリクス基板に4回のフォトリソエッチング工程で薄膜トランジスタを形成することができる。

【0052】上記の配線構造(電極構造)はアモルファス導電膜と金属膜の積層構造であるが、金属膜も積層構造としてもよい。

【0053】〔実施例2〕図4は本発明による液晶表示装置の第二実施例を説明する要部の模式断面図である。本実施例は、純クロム(Cr)膜2aの上にクロム-モリブデン合金($Cr-Mo$)膜2bを積層して積層構造の金属膜2を形成し、その上層にインジウム亜鉛オキサイド($In-Zn-O$)膜3を積層したものである。

【0054】純クロム(Cr)膜2aとクロム-モリブデン合金($Cr-Mo$)膜2bの積層構造の金属膜2の上層にインジウム亜鉛オキサイド($In-Zn-O$)膜3を積層した積層構造とすることにより、図3で説明した各層のエッチングレートの相違で全体の積層構造を一回のフォトリソエッチングでテーパ形状に加工することができる。

【0055】なお、金属膜2上に積層する酸化物導電膜3は、アモルファス状態の酸化物であればよく、上記のインジウム亜鉛オキサイド($In-Zn-O$)膜以外にも、室温で成膜したインジウム錫オキサイド($In-Sn-O:ITO$)、その他の酸化物導電膜を用いることができる。

【0056】なお、インジウム亜鉛オキサイド($In-Zn-O$)膜を用いたものでは、その後のCVD法等の成膜工程でもアモルファス状態のままであるが、室温で成膜した ITO の場合はアモルファス状態で上記のフォトリソエッチング加工を施し、その後のCVD成膜工程等の加熱工程を経て最終的には結晶状態となってもよい。

【0057】〔実施例3〕本実施例では、積層構造とする金属層としてモリブデン(Mo)を主成分とする合金を用いる。モリブデン合金を用いた場合、そのエッチャントとしては、りん酸、硝酸、酢酸、水からなるエッチング液を用いる。

【0058】この場合も上層に成膜したインジウム亜鉛オキサイド膜は、このエッチング液でエッチングされるため、積層構造の膜を一括してエッチングすることが可

能である。インジウム亜鉛オキサイド膜とモリブデン合金膜のエッチングレートの差は、両者のエッチングレート、または腐食電位差をエッチング液の成分を変えることで制御することができる。

【0059】また、モリブデン(Mo)合金を用いる場合に下地であるガラス基板との密着性が悪く、膜剥がれ発生の可能性がある場合、モリブデン(Mo)合金層の下層にもインジウム亜鉛オキサイド膜を形成して3層の積層構造とすることでモリブデン(Mo)合金層と下地層との密着性を改善することができる。

【0060】このように、本発明の各実施例により、液晶パネルを構成する各種の配線や電極をパターンニングするためのフォトリソグラフィ工程におけるエッチング工程を簡素化でき、かつ断線等の発生が少ない高信頼性の液晶表示装置を得ることができる。

【0061】以上の方法によりパターンニングした各種配線(電極)を備えたエッチング表示装置の具体例を説明する。

【0062】図5は本発明による液晶表示装置の駆動回路の概念図であって、31はコントロール回路、32は走査電極(ゲート電極)駆動回路、33は映像信号電極(ドレイン電極)駆動回路、34は対向電極駆動回路、35は液晶パネルの有効表示領域である。なお、 C_{ic} は液晶の容量成分、 C_s は保持容量を示す。

【0063】液晶パネルの有効表示領域35に形成されて各画素をスイッチングする薄膜トランジスタTFTは走査電極駆動回路32、映像信号電極駆動回路33および対向電極駆動回路34により選択的にオン/オフされる。このオン/オフはコントロール回路31によって制御される。

【0064】図6は本発明による液晶表示装置の全体構成例を説明する展開斜視図である。同図では本発明による液晶表示装置(液晶パネル、回路基板、バックライト、その他の構成部材を一体化したものを液晶表示モジュール:MDLと称する)の具体的構造を説明するものである。

【0065】図中、SHDは金属板からなるシールドケース(メタルフレームとも言う)、WDは表示窓、INS1~3は絶縁シート、PCB1~3は回路基板であり、PCB1はドレイン側回路基板(映像信号線駆動回路基板)、PCB2はゲート側回路基板(走査信号線駆動回路基板)、PCB3はインターフェース回路基板、JN1~3は回路基板PCB1~3同士を電気的に接続するジョイナ、TCP1、TCP2はテープキャリアパッケージ、PNLは液晶パネル、GCはゴムクッション、ILSは遮光スペーサ、PRSはプリズムシート、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは一体化成形により形成された下側ケース(モールドフレーム)、MOはMCAの開口、LPは蛍光管、LPCはランプケーブル、GBは蛍光管LP

を支持するゴムブッシュ、BATは両面粘着テープ、BLは蛍光管や導光板等からなるバックライトを示し、図示の配置関係で拡散板部材を積み重ねて液晶表示モジュールMDLが組立てられる。

【0066】液晶表示モジュールMDLは、下側ケースMCAとシールドケースSHDの2種の収納・保持部材を有し、絶縁シートINS1～3、回路基板PCB1～3、液晶表示パネルPNLを収納固定した金属製のシールドケースSHDと、蛍光管LP、導光板GLB、プリズムシートPRS等からなるバックライトBLを収納した下側ケースMCAとを合体させてなる。

【0067】映像信号線駆動用回路基板PCB1には液晶表示パネルPNLの各画素を駆動するための集積回路チップが搭載され、またインターフェース回路基板PCB3には外部ホストからの映像信号の受入れ、タイミング信号等の制御信号を受け入れる集積回路チップ、およびタイミングを加工してクロック信号を生成するタイミングコンバータTCN等が搭載される。

【0068】上記タイミングコンバータで生成されたクロック信号はインターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1に敷設されたクロック信号ラインCLLを介して映像信号線駆動用回路基板PCB1に搭載された集積回路チップに供給される。

【0069】インターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1は多層配線基板であり、上記クロック信号ラインCLLはインターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1の内層配線として形成される。

【0070】なお、液晶パネルPNLには薄膜トランジスタTFTを駆動するための映像信号線駆動用回路基板PCB1、走査信号線駆動回路基板PCB2およびインターフェース回路基板PCB3がテープキャリアパッケージTCP1、TCP2で接続され、各回路基板間はジョイナJN1、2、3で接続されている。

【0071】上記の液晶表示装置によれば、その液晶パネルの各種配線や電極の製造工程を短縮できると共に、断線等の発生を低減した信頼性の高い液晶表示装置を提

供できる。

【0072】

【発明の効果】以上説明したように、液晶パネルの各種配線や電極を金属膜上にアモルファス状態の酸化導電膜を被覆した積層構造とする本発明によれば、当該配線や電極を同一のエッチャントで一括してパターニング加工を施すことが可能となり、また、形成した配線や電極の側縁に順テーパーを持たせることが容易であるために、断線等の核しみが防止され、また特に端子部での電蝕等への耐性を大幅に向上でき、低コストかつ表示不良のない高信頼性の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の第一実施例を説明する要部の模式断面図である。

【図2】本発明による液晶表示装置の第一実施例を説明するアクティブマトリクス基板上に形成した一画素部分の模式平面図である。

【図3】エッチャント中での電極形成材料の腐食電位の説明図である。

【図4】本発明による液晶表示装置の第二実施例を説明する要部の模式断面図である。

【図5】本発明による液晶表示装置の駆動回路の概念図である。

【図6】本発明による液晶表示装置の全体構成例を説明する展開斜視図である。

【符号の説明】

1 アクティブマトリクス基板

11 カラーフィルタ基板

15 液晶層

2 金属膜

3 アモルファスの酸化導電膜

4 窒化シリコン膜

5 i-a-Si膜

6 n+a-Si膜

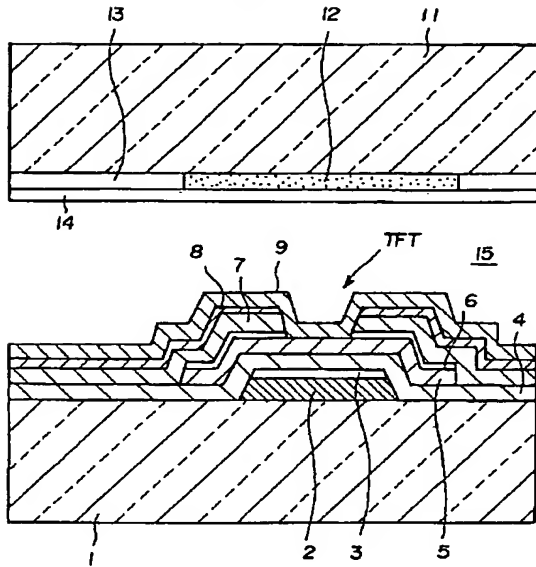
7 金属膜

8 アモルファスの導電膜

9 パッシベーション膜(PAS膜)。

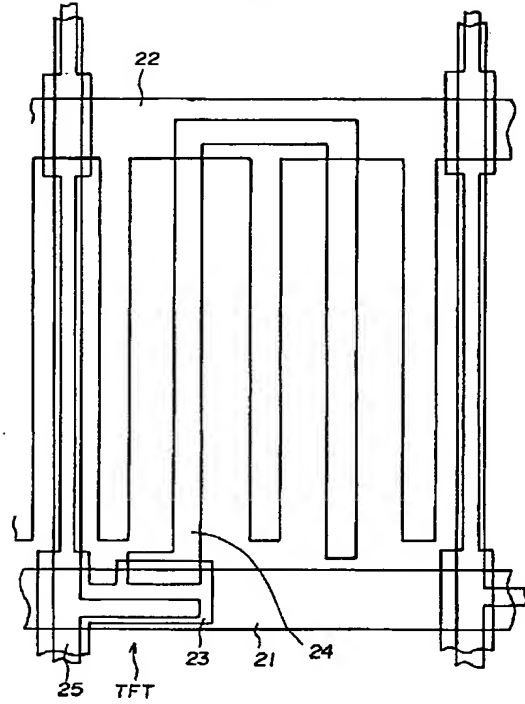
【図1】

図1



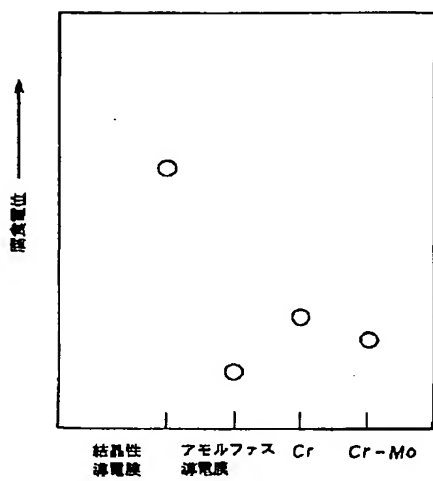
【図2】

図2



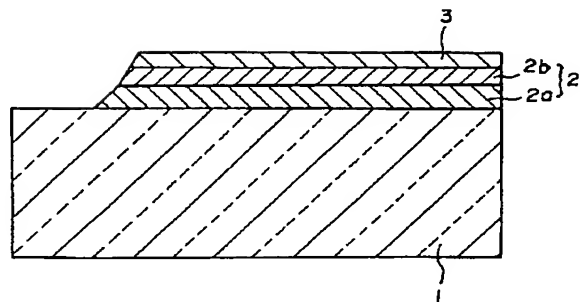
【図3】

図3

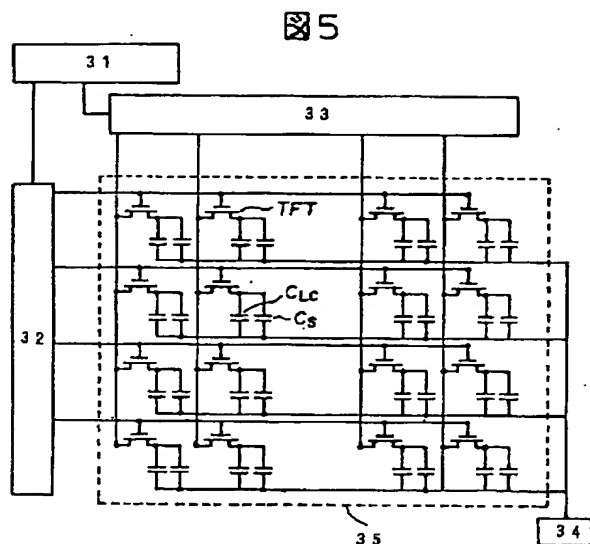


【図4】

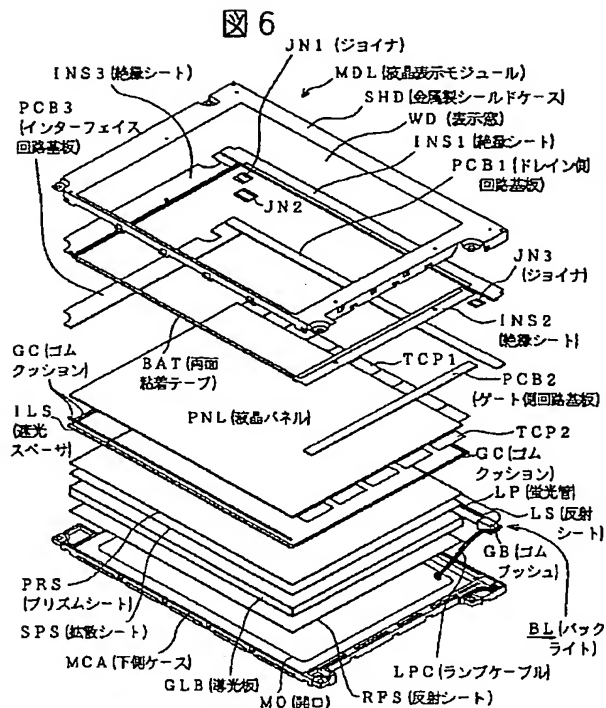
図4



【図5】



【図6】



フロントページの続き

(72)発明者 池田 一
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72)発明者 寺門 正倫
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

Fターム(参考) 2H092 JA26 JA38 JA40 JB05 KA18
KB04 MA18 NA27
5C094 AA12 AA32 AA37 AA43 BA03
BA43 CA19 DA14 DB04 EA04
EA10 FA02 FB02 FB12 GA10
GB10